

#2
2133



IN THE UNITED STATE PATENT AND TRADEMARK OFFICE

In re application of : ERIC YEAN-LIU CHANG et al.

Application No. : 10/068,251

Filed : February 06, 2002

MEMORY CONTROL DEVICE AND
For : METHOD

Certificate of Mailing
I hereby certify that this correspondence
and all marked attachments are being
deposited with the United States Postal
Service as first class mail in an envelope
addressed to: Assistant Commissioner for
Patents, Washington, D.C. 20231, on

May 6, 2002
(Date)


Jiawei Huang, Reg. No. 43,330

Examiner :

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

RECEIVED

MAY 20 2002

Technology Center 2100

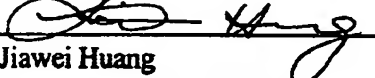
Sir:

Transmitted herewith are three certified copies of Taiwan Application No. 90111531 filed on
May 15, 2001.

A return prepaid postcard is also included herewith.

It is believed no fee is due. However, the Commissioner is authorized to charge any fees
required, including any fees for additional extension of time, or credit overpayment to Deposit
Account No. 50-0710 (Order No. JCLA7357).

Date: 5/6/2002

By: 
Jiawei Huang
Registration No. 43,330

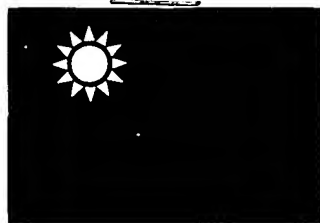
Please send future correspondence to:

J. C. Patents
4 Venture, Suite 250
Irvine, California 92618
(949) 660-0761

30497357

10/068,251

10/068251



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 05 月 15 日
Application Date

申請案號：090111531
Application No.

申請人：威盛電子股份有限公司 MAY 20 2002
Applicant(s)

RECEIVED

Technology Center 2100

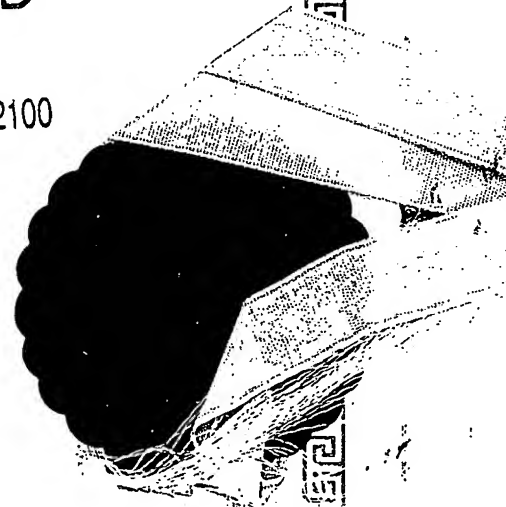
CERTIFIED COPY OF
PRIORITY DOCUMENT

局長
Director General

陳明邦

發文日期：西元 2001 年 6 月 4 日
Issue Date

發文字號：09011007966
Serial No.



申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	記憶體之控制裝置以及方法
	英 文	
二、發明 創作人	姓 名	1 黃祥毅 2 張元麟
	國 籍	中華民國
	住、居所	台北縣新店市中正路 533 號 8 樓
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
	代 表 人 姓 名	王雪紅

裝
訂
線

經濟部智慧財產局員工消費合作社印製

四、中文發明摘要（發明之名稱： 記憶體之控制裝置以及方法)

一種記憶體之控制裝置以及方法，其中記憶體之控制裝置包括：命令解碼裝置、比較邏輯裝置、判斷裝置、框緩衝器解碼裝置、框緩衝器範圍裝置以及命令行程裝置，本發明係利用框緩衝器範圍裝置判斷記憶體存取命令中的存取位址是否位於繪圖記憶體之中，並利用命令解碼裝置以及比較邏輯裝置來判斷存取位址是否位於具有錯誤檢查更正功能之記憶體組範圍內，且利用判斷裝置來判斷：當存取位址位於具有錯誤檢查更正功能之記憶體組範圍內，但非位於繪圖記憶體之範圍內時，此控制裝置執行具有錯誤檢查更正功能的記憶體存取命令。

英文發明摘要（發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (|)

本發明是有關於一種控制裝置以及方法，且特別是有關於一種記憶體之控制裝置以及方法。

以往的系統係將繪圖記憶體以及主記憶體分開來，而由繪圖引擎來管理繪圖記憶體，由北橋來主對記憶體做錯誤檢查更正動作，因此並無任何關係。但現今隨著科技的進步，記憶體速度也隨著日漸加快，其中一種技術是將繪圖引擎併入北橋，繪圖記憶體併入主記憶體之中，稱之為單一記憶體架構 (Unified Memory Architecture，簡稱 UMA)，而指令中存取位址所指的資料就是存取於主記憶體之中，主記憶體一般具有錯誤檢查更正功能 (error check correct 簡稱 ECC) 的記憶體，但有時可將錯誤檢查更正功能給失能。

有些資料的性質並不一定需要作錯誤檢查功能的動作，如資料是給於繪圖引擎裝置作為顯示使用時，可以不做錯誤檢查功能的動作，即使出錯也不會造成系統的不穩，也不需要再硬體上多增設錯誤檢查更正的位元。而有些指令中存取位址所指的資料就一定需要作錯誤檢查功能的動作，如指令中存取位址所指的資料是提供在系統的管理上使用時，此時指令中存取位址所指的資料就必須要存取在有錯誤檢查更正的記憶體上，以達到精確的效果。但是其缺點是以往的系統在處理指令中存取位址所指的資料時，因此若對更正要求度不高之繪圖記憶體的資料進行錯誤檢查更正功能，而造成處理時間加長。

有鑑於此，本發明提供一種記憶體之控制裝置以及

五、發明說明(2)

方法，用來判斷資料是位於具有錯誤檢查更正功能的記憶體時，資料去做錯誤檢查更正，可以達到精確，使得系統不會造成不穩；還是在不具有錯誤檢查更正功能的記憶體時，資料不用去做錯誤檢查更正；或者資料是位於具有錯誤檢查更正功能的記憶體但卻是繪圖記憶體的資料時，資料仍然不用去做錯誤檢查更正，可以避免時間以及成本上的浪費。

本發明提供一種記憶體之控制裝置，用以控制記憶體，此控制裝置至少包括：命令解碼裝置、比較邏輯裝置、判斷裝置、框緩衝器解碼裝置、框緩衝器範圍裝置以及命令行程裝置。

命令解碼裝置是用來接收記憶體存取命令(簡稱 Adr_comm)和組位址範圍信號(簡稱 Bank_Adr_Range)，其中記憶體存取命令分成存取位址和命令碼二個部分，命令解碼裝置根據組位址範圍信號來判斷指令中存取位址所指的資料是位於記憶體的那組範圍內，然後輸出記憶體組號碼信號(簡稱 Bank_No)命令碼來判斷，並輸出部份寫入信號(簡稱 PW)。框緩衝器解碼裝置是用來接收記憶體存取命令和框位址範圍信號(簡稱 FB_Range)後，再利用框位址範圍信號為依據來判斷存取位址是否在繪圖記憶體之範圍中，最後輸出框位址範圍信號(簡稱 FB_Access)。比較邏輯裝置是耦接到命令解碼裝置，比較邏輯裝置是根據記憶體組號碼信號和錯誤檢查更正組號碼信號來判斷指令中存取位址所指的資料是否在具有錯誤檢查更正功能之記憶體組

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (3)

範圍中，最後輸出錯誤檢查更正組信號(簡稱 ECC_Bank)。判斷裝置是耦接到命令解碼裝置、比較邏輯裝置和框緩衝器解碼裝置，判斷裝置根據部份寫入信號、錯誤檢查更正組信號和框位址範圍信號作判斷，最後輸出錯誤檢查更正校能致能信號和讀取-修正-寫入致能信號(簡稱 RMW_EN)。命令行程裝置是耦接到判斷裝置，根據讀取-修正-寫入致能信號，來對記憶體進行先讀取修正後再寫入。

當存取位址位於具有錯誤檢查更正功能之記憶體組範圍內，且位於繪圖記憶體之範圍內，且命令碼係為部份寫入命令時，則對記憶體進行部分寫入動作；或當命令碼為讀取命令時，則從記憶體所讀取出之資料係不進行錯誤檢查更正功能。

本發明還提供一種記憶體之控制方法，來控制記憶體，控制方法可歸結有下列步驟：

當開始接收記憶體存取命令時，記憶體存取命令分成存取位址和命令碼二個部分，然後依據存取位址所指資料所在的記憶體，來做出不同的處理動作；如果說指令中存取位址所指的資料是在具有錯誤檢查更正功能之記憶體組範圍中而且不是在繪圖記憶體之範圍中時，接下來就判斷命令碼係部份寫入命令還是讀取命令，如果說命令碼係為部份寫入命令時，此時就會對記憶體作先讀取修正後再寫入之命令排程；如果說命令碼係為讀取命令時，此時就會對記憶體作讀取動作進行錯誤檢查更正動作；如果說指

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(4)

令中存取位址所指的資料不是在具有錯誤檢查更正功能之記憶體組範圍中或者是在繪圖記憶體之範圍中時，此時就會對記憶體作沒有錯誤檢查更正功能之讀取寫入動作。

為讓本創作之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明

第 1 圖為本發明一較佳實施例之一種記憶體之控制裝置圖；以及

第 2 圖為本發明一較佳實施例之一種記憶體之方法流程圖。

標號說明

100:記憶體之控制裝置

102:判斷裝置

104:命令解碼裝置

106:比較邏輯裝置

108:框緩衝器解碼裝置

110:框緩衝器範圍裝置

112:反向器

114, 116, 118:及閘

120:命令行程裝置

122:繪圖引擎裝置

124:組存取範圍裝置

126:錯誤檢查更正組號碼裝置

五、發明說明(5)

128:繪圖記憶體

130:校正單元

132:資料暫存器

134:記憶體

200:判斷第一步驟

202:判斷第二步驟

204:判斷是否為錯誤檢查更正組

206:判斷是否為框緩衝器存取

208:判斷是讀取或寫入

210:判斷是否為部分寫入

212:讀取改變部分再寫入狀態

214:正常寫入狀態

216:讀取並作錯誤檢查動作狀態

218:沒有錯誤檢查更正動作的讀取或寫入狀態

較佳實施例

請參考第 1 圖，第 1 圖中為一種記憶體之控制裝置 100，此控制裝置 100 在本實施例包括有：命令解碼裝置 104、比較邏輯裝置 106、判斷裝置 102、框緩衝器解碼裝置 108、框緩衝器範圍裝置 110 以及命令行程裝置 120。本實施例係舉例以繪圖引擎裝置 122 發出記憶體存取命令來控制記憶體 134，而熟悉此藝者可知一般記憶體存取命令中至少包括存取位址以及命令碼。

當繪圖引擎裝置 122 開始輸出一個記憶體存取命令 (Adr_Comm)時，命令解碼裝置 104 就去接收這個記憶體存

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(6)

取命令並且接收由組存取範圍裝置(Bank Address Ranges)124 輸出的組位址範圍信號(Bank_Adr_Range)，然後命令解碼裝置 104 會依據組位址範圍信號，來判斷存取位址在記憶體 134 的那組範圍中，之後輸出記憶體組號碼信號(Bank_No)給比較邏輯裝置 106，最後命令解碼裝置 104 會依據命令碼來判斷並輸出部份寫入(partial write 簡稱 PW)信號給判斷裝置 102。

此時比較邏輯裝置 106 接收到記憶體組號也同時接收到由錯誤檢查更正組號碼裝置(ECC Bank Number)126 所輸出的錯誤檢查更正組號碼信號 ECC_Bank_No 時，比較邏輯裝置 106 就會根據記憶體組號碼和錯誤檢查更正組號碼信號來判斷指令中存取位址所指的資料是否在具有錯誤檢查更正功能之記憶體組範圍中，最後輸出錯誤檢查更正組信號 ECC_Bank 給判斷裝置 102。

在這個同時，框緩衝器解碼裝置 108 將會接收到由繪圖引擎裝置所輸出的同一個記憶體存取命令和接收到由框緩衝器範圍裝置 110 所輸出的框位址範圍信號 FB_Range，利用框位址範圍信號來判斷存取位址是否在繪圖記憶體 128 之範圍中，最後輸出框位址範圍信號 FB_Access 到判斷裝置 102。

當判斷裝置 102 的及閘 114 接收到錯誤檢查更正組信號、部分寫入信號，以及判斷裝置 102 的反向器 112 接收到框位址範圍信號時，判斷裝置 102 就根據部份寫入信號、錯誤檢查更正組信號以及框位址範圍信號來作判斷，經由

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (1)

判斷裝置 102 的及閘 116 輸出錯誤檢查更正校能致能信號 (ECC_EN)到校正單元 130 以及判斷裝置 102 的及閘 118 輸出讀取-修正-寫入致能信號 RMW_EN 到命令行程裝置 120。其中熟知此技藝者在不失判斷裝置所提供的功能之下，可自行對判斷裝置作任何的設計。本發明在此提供一種判斷裝置包括：反向器 112，及閘 114，及閘 116，及閘 118，及閘 116 之輸入端耦接至反向器 112 之輸出端，及閘 116 之另一輸入端用來接收該錯誤檢查更正組信號，及閘 118 之輸入端耦接至反向器 112 之輸出端，及閘 118 之輸入端耦接及閘 114 之輸出端。

當指令中存取位址所指的資料在具有錯誤檢查更正功能之記憶體組範圍內而且不是在繪圖記憶體 128 之範圍中，且要進行部份寫入命令，判斷裝置 102 就會輸出讀取-修正-寫入致能信號給命令行程裝置 120 以通知要進行先讀取再寫入的動作。當指令中存取位址所指的資料在具有錯誤檢查更正功能之記憶體組範圍中而且不在繪圖記憶體 128 之範圍中，判斷裝置 102 就會使錯誤檢查更正校能致能信號致能到校正單元 130，而且為讀取命令時，記憶體 134 就會輸出資料到校正單元 130，並由校正單元 130 檢查資料是否有錯誤，在經由資料暫存器 132 輸出到繪圖引擎 122。最後當命令行程裝置接收到讀取-修正-寫入致能信號時，記憶體 134 就會進行先讀取修正後再寫入。

由第 1 圖的所有裝置，可以歸納出一個動作流程，並且利用第 2 圖來加以說明此動作流程。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(8)

請參考第 2 圖，第 2 圖係繪示記憶體之控制方法流程圖，本發明之控制方法可歸結有下列步驟：首先執行步驟 200，亦即當接收到記憶體存取命令時，熟悉此藝者可知一般記憶體存取命令中至少包括存取位址以及命令碼。

本實施例更可將步驟 200 細分為兩個步驟；首先執行步驟 204，先檢查此指令中存取位址所指的資料是否在錯誤檢查更正組，如果指令中存取位址所指的資料不是在錯誤檢查更正組(ECC Bank)之中，就執行步驟 218，將指令中存取位址所指的資料進行沒有錯誤檢查更正動作的讀取或寫入動作。如果指令中存取位址所指的資料是在錯誤檢查更正組之中，就執行步驟 206，檢查此指令中存取位址所指的資料是否在框緩衝器存取之中，如果此指令中存取位址所指的資料是在框緩衝器存取之中，就執行步驟 218，將指令中存取位址所指的資料進行沒有錯誤檢查更正動作的讀取或寫入動作，如果此指令中存取位址所指的資料不是在框緩衝器存取之中，就去執行步驟 202。因此可將步驟 200 歸納成：如果此指令中存取位址所指的資料不是在錯誤更正組且不是在框緩衝器存取之中，就去執行步驟 202；如果此指令中存取位址所指的資料是在錯誤更正組之中，就去執行步驟 218。

本實施例將步驟 202 細分為兩個步驟；首先執行步驟 208，先檢查指令中存取位址所指的資料是讀取命令還是寫入命令，如果是讀取命令，就去執行步驟 216，將指令中存取位址所指的資料進行讀取並做錯誤檢查動作動作。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(9)

如果是寫入命令，就去執行步驟 210，再依據命令碼去檢查是否為部分寫入，如果不是部分寫入，就去執行步驟 214，讓指令中存取位址所指的資料進行正常寫入動作。如果是部分寫入，就去執行步驟 212，讓指令中存取位址所指的資料進行先讀取修正後再寫入之命令排程動作。因此可將步驟 202 歸納成：如果是讀取命令時，將指令中存取位址所指的資料進行讀取並做錯誤檢查動作；如果是寫入命令且命令碼不是部分寫入時，指令中存取位址所指的資料進行正常寫入動作；如果是部分寫入時，指令中存取位址所指的資料進行先讀取修正後再寫入之動作。

本發明之優點是在於當判斷出指令中存取位址所指的資料位於何種記憶體時，可以做適當的處理，如果指令中存取位址所指的資料是在具有錯誤檢查更正功能之記憶體組範圍中而且不是在繪圖記憶體之範圍中時，接下來再檢查係部份寫入命令還是讀取命令。如果命令碼係為部份寫入命令時，此時就會對指令中存取位址所指的資料作先讀取修正後再寫入之命令排程，可以達到精確省時的好處。如果說命令碼係為讀取命令時，此時就會對指令中存取位址所指的資料作讀取動作進行錯誤檢查更正動作。

如果指令中存取位址所指的資料不是在具有錯誤檢查更正功能之記憶體組範圍中或者是在繪圖記憶體之範圍中時，此時就會對指令中存取位址所指的資料作沒有錯誤檢查更正功能之讀取寫入動作可以不加以理會，達到省時的好處且不需增加不必要的硬體成本。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (10)

本發明可以判斷存取位址所指的資料位於不同的記憶體，作不同的狀態去做不同的處理，當存取位址所指的資料不位於錯誤檢查更正記憶體或者是位於繪圖記憶體之中時，就去進行沒有錯誤檢查更正動作的讀取或寫入，可以達到省時而且節省成本的優點；當存取位址所指的資料位於錯誤檢查更正記憶體而且是讀取命令時，就去進行讀取並作錯誤檢查動作，可以達到精確的效果，進而讓系統更穩定；當當存取位址所指的資料位於錯誤檢查更正記憶體而且是寫入命令時，就去進行正常寫入動作，可以達到精確的效果，進而讓系統更穩定；當存取位址所指的資料位於錯誤檢查更正記憶體而且是部分寫入命令時，就去進行讀取改變部分再寫入的動作，可以達到精確且省時的效果，使系統達到省時且精確更可以節省成本的優點。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

1.一種記憶體之控制裝置，用以控制一記憶體，該記憶體包括至少一組記憶體，該組記憶體包括一繪圖記憶體，該控制裝置包括：

一命令解碼裝置，用以接收一記憶體存取命令以及一組位址範圍信號，該記憶體存取命令包括一存取位址以及一命令碼，該命令解碼裝置依據該組位址範圍信號，判斷該存取位址位於該記憶體的那一組範圍內，並輸出一記憶體組號碼信號，該命令解碼裝置依據該命令碼，輸出一部份寫入信號；

一比較邏輯裝置，耦接至該命令解碼裝置，該比較邏輯裝置係根據該記憶體組號碼信號以及一錯誤檢查更正組號碼信號，來判斷該存取位址是否位於具有錯誤檢查更正功能之記憶體組範圍內，並輸出一錯誤檢查更正組信號；

一框緩衝器解碼裝置，其接收該記憶體存取命令以及一框位址範圍信號，用以判斷該存取位址是否位於該繪圖記憶體之範圍中，並輸出一框位址範圍信號；

一判斷裝置，耦接至該命令解碼裝置、該比較邏輯裝置以及該框緩衝器解碼裝置，用以根據該部份寫入信號、該錯誤檢查更正組信號以及該框位址範圍信號，輸出一錯誤檢查更正校能致能信號以及一讀取-修正-寫入致能信號；以及

一命令行程裝置，耦接至該判斷裝置，用以根據該讀取-修正-寫入致能信號，實際對該記憶體進行先讀取修

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

正後再寫入；

當該存取位址位於具有錯誤檢查更正功能之記憶體組範圍內，且位於該繪圖記憶體之範圍內，且該命令碼係為部份寫入命令時，則對該記憶體進行部分寫入動作；或當該命令碼為讀取命令時，則從該記憶體所讀取出之資料係不進行錯誤檢查更正功能。

2.如申請專利範圍第 1 項所述之該記憶體之控制裝置，更包括一框緩衝器範圍裝置，輸出該框位址範圍信號至該框緩衝器解碼裝置，該框位址範圍信號係有關於該繪圖記憶體之位址範圍。

3. 如申請專利範圍第 1 項所述之該記憶體之控制裝置，其中該判斷裝置包括：

一反向器，用以接收該框位址範圍信號；

一第一及閘，該第一及閘之一第一輸入端接收該錯誤檢查更正組信號，該第一及閘之一第二輸入端用以接收該部分寫入信號；

一第二及閘，該第二及閘之一第一輸入端耦接至該反向器之輸出端，該第二及閘之一第二輸入端用以接收該錯誤檢查更正組信號，並輸出該讀取-修正-寫入致能信號；以及

一第三及閘，該第三及閘之一第一輸入端耦接至該反向器之輸出端，該第三及閘之一第二輸入端耦接該第二及閘之輸出端，並用以輸出該錯誤檢查更正校能致能信號。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

4. 如申請專利範圍第 1 項所述之該記憶體之控制裝置，其中該記憶體存取命令，係由一繪圖引擎裝置所發出。

5. 如申請專利範圍第 1 項所述之該記憶體之控制裝置，更包括：一校正單元，耦接至該記憶體，根據該錯誤檢查更正校能致能信號，以決定是否對從該記憶體所讀取出之資料進行錯誤檢查更正校能動作；以及一資料暫存器，接收從該校正單元所傳來之資料，並傳給該繪圖引擎裝置。

6. 一種記憶體之控制方法，用以控制一記憶體，該控制方法包括下列步驟：

接收並解碼一記憶體存取命令，該記憶體存取命令包括一存取位址以及一命令碼；

當該存取位址位於具有錯誤檢查更正功能之記憶體組範圍內，但非位於該繪圖記憶體之範圍內時，則：

當該命令碼係為一部份寫入命令時，對該記憶體進行先讀取修正後再寫入之命令排程；以及

當該命令碼係為一讀取命令時，對該記憶體之

讀取動作進行錯誤檢查更正功能；以及

當該存取位址位於該繪圖記憶體之範圍內時，則對該記憶體進行沒有錯誤檢查更正功能之讀取寫入動作。

7. 如申請專利範圍第 6 項所述之該記憶體之控制方法，其中判斷該存取位址位於具有錯誤檢查更正功能之記憶體組範圍內，但非位於該繪圖記憶體之範圍內，更包括下列步驟：

六、申請專利範圍

當該存取位址位於具有錯誤檢查更正功能之記憶體組範圍內，則：

當該存取位址非位於該繪圖記憶體之範圍內時，則：

判斷該命令碼係為該寫入命令以及該讀取命令二者擇一；以及，

當該存取位址位於該繪圖記憶體之範圍內時，則：

對該記憶體進行沒有錯誤檢查更正功能之讀取寫入動作；以及，

當該存取位址非位於具有錯誤檢查更正功能之記憶體組範圍內，則：

對該記憶體進行沒有錯誤檢查更正功能之讀取寫入動作。

8. 如申請專利範圍第 6 項所述之該記憶體之控制方法，其中判斷該記憶體之動作，更包括下列步驟：

當為一寫入命令時，則：

當該命令碼係為該部份寫入命令時，對該記憶體進行先讀取修正後再寫入；以及

當該命令碼係為非部份寫入命令時，對該記憶體進行正常寫入；以及

當為一讀取命令時，則：

對該記憶體之讀取動作進行錯誤檢查更正功能。

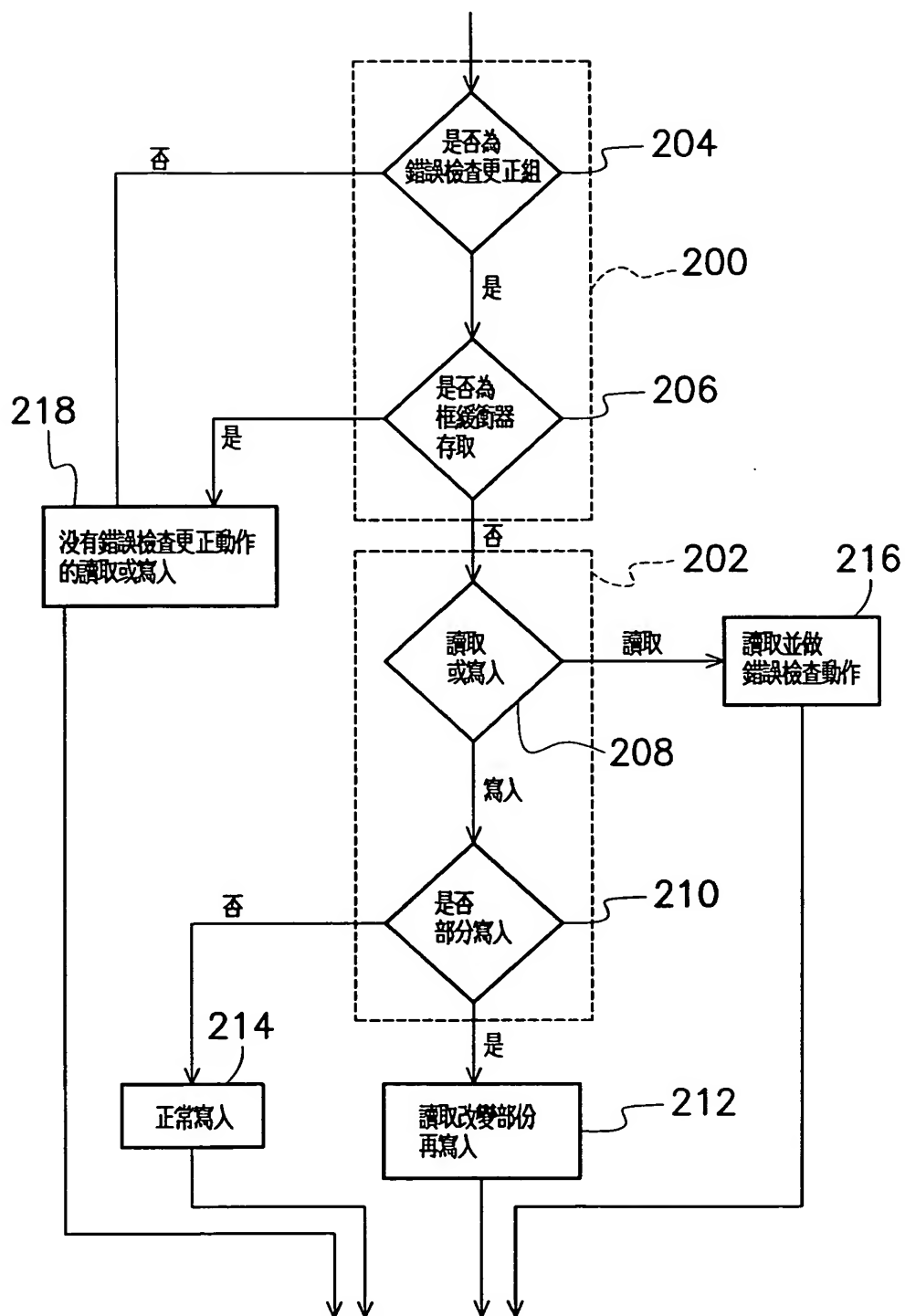
(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

第一圖



第 2 圖